

METHOD FOR DRIVING DC TYPE GAS DISCHARGE LIGHT EMITTING DEVICE

Publication number: JP7134566

Publication date: 1995-05-23

Inventor: FURUYA HIROSHI; CHIBA MIO; TAKAHASHI
ATSUSHI; KOBAYASHI YOSHIHIKO

Applicant: OKI ELECTRIC IND CO LTD

Classification:

- international: G09G3/282; G09G3/28; G09G3/28; (IPC1-7): G09G3/28

- European:

Application number: JP19930281378 19931110

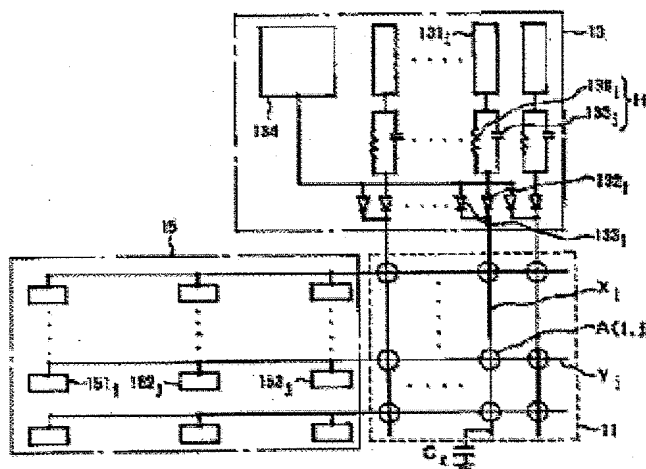
Priority number(s): JP19930281378 19931110

Report a data error here

Abstract of JP7134566

PURPOSE: To reduce a discharge current at the time of starting discharge light emission by steepening the rise of a first driving pulse supplied to a display emitting cell and enlarging a wave height value of the part.

CONSTITUTION: A parallel circuit H of a capacitor 135i and a resistor 136i is formed for every data signal line Xi individually, and a diode 132i is connected to a corresponding write pulse generation part 131i in series through the parallel circuit H. Then, the write pulse Vw from the write pulse generation part 131i is converted to the write pulse Vw1 by the parallel circuit H, and the converted write pulse Vw1 and a maintenance pulse Vsus from a maintenance pulse generation part 134 are superposed by diodes 132i, 133i, and the superposed pulse is supplied to the data signal line Xi. Thus, the initial stage part of the first driving pulse V1 is raised rapidly, and the discharge light emission is started in the steep initial stage part. Moreover, the wave height value of the later term stage part of the first driving pulse V1 is lowered rapidly.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-134566

(43)公開日 平成7年(1995)5月23日

(51) Int.Cl.⁶

G 0 9 G 3/28

識別記号

室内整理番号

F 9378-5G

FI

技術表示箇所

審査請求 未請求 請求項の数 2 OL (全 9 頁)

(21)出願番号 特願平5-281378

(22)出願日 平成5年(1993)11月10日

(71)出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72)発明者 古谷 博司

東京都港区虎ノ門1丁目7番12号 沖電気
工業株式会社内

(72)発明者 千葉 巳生

東京都港区虎ノ門1丁目7番12号 沖電気
工業株式会社内

(72)発明者 高橋 敦

東京都港区虎ノ門1丁目7番12号 沖電気
工業株式会社内

(74)代理人 弁理士 大垣 孝

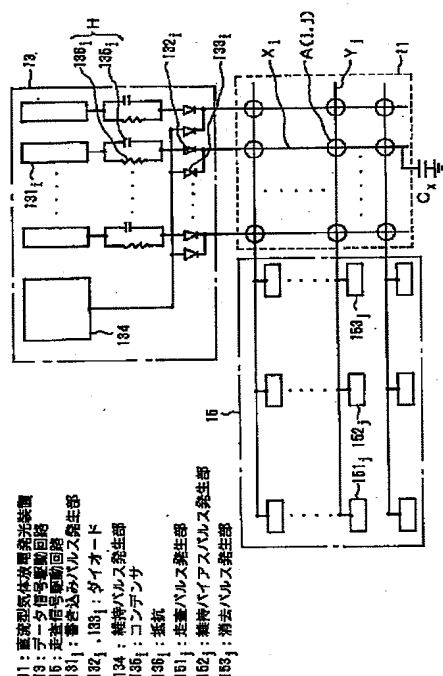
[最終頁に続く](#)

(54) 【発明の名称】 直流型気体放電発光装置の駆動方法

(57) 【要約】

【目的】 DC-PDPのメモリ駆動において放電開始時の放電電流を低減する。

【構成】 書き込みパルス発生部131、からの書き込みパルスV1をコンデンサ135、及び抵抗136、の並列回路Hを介して、データ信号線X_iに印加する。このとき並列回路Hの出力端において生じる書き込みパルスV2の立ち上がりは急峻になる。そして急峻に立ち上がった後の書き込みパルスV2の波高値は、速やかに小さくなるので、目的を達成できる。



【特許請求の範囲】

【請求項1】 多数のデータ信号線と多数の走査信号線とこれら信号線の交点にそれぞれ構成される放電発光用セルとを具える直流型気体放電発光装置を駆動するに当り、放電発光用セルの放電発光を開始させるときは前記両信号線を介して当該セルに第1の駆動パルスを印加することにより放電発光を開始させ、放電発光用セルの放電発光を維持するときは前記両信号線を介して当該セルに第2の駆動パルスを印加することにより放電発光を維持し、放電発光用セルの放電発光を消去するときは当該セルに第2の駆動パルスの印加を停止することにより放電発光を消去する、直流型気体放電発光装置の駆動方法において、

少なくとも第一の駆動パルスを、コンデンサ及び抵抗の並列回路を介して表示発光用セルに印加することを特徴とする直流型気体放電発光装置の駆動方法。

【請求項2】 多数のデータ信号線と多数の走査信号線とこれら信号線の交点にそれぞれ構成される放電発光用セルとを具える直流型気体放電発光装置を駆動するに当り、放電発光用セルの放電発光を開始させるときは前記両信号線を介して当該セルに第1の駆動パルスを印加することにより放電発光を開始させ、放電発光用セルの放電発光を維持するときは前記両信号線を介して当該セルに第2の駆動パルスを印加することにより放電発光を維持し、放電発光用セルの放電発光を消去するときは当該セルに第2の駆動パルスの印加を停止することにより放電発光を消去する、直流型気体放電発光装置の駆動方法において、

少なくとも第一の駆動パルスを、定電圧ダイオード又はツェナーダイオードを介して放電発光用セルに印加することを特徴とする直流型気体放電発光装置の駆動方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、直流型の気体放電発光装置（以下、「DC-PDP」または「発光装置」と略称することもある。）の駆動方法に関するものである。

【0002】

【従来の技術】図5はDC-PDPの構成を概略的に示す図である。同図にも示すように、DC-PDP 11は、基本的には、多数のデータ信号線 X_i ($i=1, 2, \dots, m$)と、多数の走査信号線 Y_j ($j=1, 2, \dots, n$)と、これら信号線の交点にそれぞれ構成される $m \times n$ 個の放電発光用セルA（以下、第1行第j列のセルAをセルA (i, j)と表す）とを主な構成成分として有する。セルA (i, j)におけるデータ信号線 X_i 及び走査信号線 Y_j 間の電圧差（データ信号線 X_i の印加電圧から走査信号線 Y_j の印加電圧を差し引いた電圧差） V_{ij} を、データ信号線駆動回路13及び走査信号線駆動回路15を介して制御することにより、当

該セルAの放電発光を制御する。

【0003】DC-PDPの実用化を図るためには輝度の向上及び低消費電力化が重要となる。これらを目的として、DC-PDPのメモリ駆動法が提案されている。この駆動法は、ガス放電における放電電圧—電流特性のヒステリシス特性を利用するものであり、例えば、文献1：電子情報通信学会技術研究報告EID92-8 (1992. 8), pp. 41~48や文献2：電子情報通信学会技術研究報告EID92-9 (1992. 8), pp. 49~54に開示されているDC-PDPにおいてメモリ駆動法が使われている。

【0004】図6はガス放電におけるヒステリシス特性を説明するための図である。セルA (i, j)の電圧差 V_{ij} を徐々に増加させてゆき、電圧差 V_{ij} がある電圧 V_0 に等しくなると当該セルAにおいて放電が生じ放電電流が流れる（図6の経路(a)）。放電が生じた後は電圧差 V_{ij} を V_0 以下まで減少させても電圧 V_0 までは放電が持続し放電は停止しない（図6の経路(b)）。ここで上記電圧 V_0 は放電開始電圧 V_0 と称され、上記電圧 V_0 は放電維持電圧 V_0 と称される。セルA (i, j)において、放電が生じた後であってこの放電により生成した荷電粒子やイオンが残留している間は電圧差 V_{ij} を維持電圧 V_0 以上とすれば、電圧差 V_{ij} を放電開始電圧 V_0 以上としなくとも、放電を再び生じさせることができる。メモリ駆動法ではガス放電におけるこのようなヒステリシス特性を利用する。

【0005】図7はメモリ駆動法の原理的な説明に供する図であって、セルA (i, j)における電圧差 V_{ij} と放電電流 I_{ij} との関係を示す。セルA (i, j)の放電発光を開始させるときは、当該セルA (i, j)のデータ信号線 X_i 及び走査信号線 Y_j 間に第1の駆動パルス V_1 を印加する。第1の駆動パルスの波高値 V_1 は $V_1 \geq$ 放電開始電圧 V_0 であって、従って放電を開始させるセルAの電圧差 V_{ij} は $V_{ij} = V_1 \geq V_0$ となる。そして第1の駆動パルス V_1 により開始させた放電を維持するには、データ信号線 X_i 及び走査信号線 Y_j 間に第2の駆動パルス V_2 を印加する。第2の駆動パルスの波高値 V_2 は $V_2 \geq$ 放電維持電圧 V_0 であって、従って放電を維持させるセルAの電圧差 V_{ij} は $V_{ij} = V_2$ となる。第2の駆動パルス V_2 を所望の回数だけ周期的に印加することにより、所望の時間だけ放電を維持できる。

【0006】第1の駆動パルス V_1 を印加した後に第2の駆動パルス V_2 を印加するまでの時間は、第1の駆動パルス V_1 による放電発光で生成した荷電粒子やイオンなどが消滅するまでの時間よりも短くするすなわち荷電粒子などによるブライミング効果が持続する時間内とする。同様に、第2の駆動パルス V_2 を印加した後に次の第2の駆動パルス V_2 を印加するまでの時間も、第2の駆動パルス V_2 による放電発光で生成した荷電粒子などが消滅するまでの時間よりも短くする。

【0007】消費電力を低減するため $V_1 > V_2$ とされ、従って駆動電圧 V_1 は放電を生じさせるときと放電を維持するときとで使い分けられる。その結果、セルA (i, j) の放電電流 I_1 は第1の駆動パルス V_1 の印加時と第2の駆動パルス V_2 の印加時とで異なり、例えば上記文献の場合、第1の駆動パルス V_1 印加時の放電電流は、第2の駆動パルス V_2 印加時の放電電流の2倍程度となる。

【0008】具体的なメモリ駆動法の一例につき、図8を参照して説明する。図8は従来のメモリ駆動法の説明に供する駆動信号波形図である。ただし、図8中にTで示した時間は、走査信号線 Y_j の順次走査周期(1本の走査信号線を選択状態としている時間)である。

【0009】同図に示す例では、 $j=1$ から $j=n$ までの走査信号線 Y_j に順次に、走査パルス V_{sc} を印加する。そして放電発光を開始させたいセルA (i, j) 例えばセルA (1, 1) の走査信号線 Y_j に走査パルス V_{sc} を印加すると同期させて当該セルAのデータ信号線 X_i に書き込みパルス V_1 を印加し、当該セルAの両信号線間に $V_1 = V_1 - V_{sc} \geq$ 放電開始電圧 V_s なる第1の駆動パルス V_1 を印加する。この結果、放電発光を開始させたいセルAの電圧差 V_1 は $V_1 \geq V_s$ となり、従って当該セルにおいて放電発光を開始させることができる。放電発光を開始させたくないセルA (i, j) 例えばセルA (1, 2) のデータ信号線 X_i には書き込みパルス V_1 を印加しない。この結果、放電発光を開始させたくないセルAにおける走査パルス印加時の電圧差 V_1 は $V_1 = -V_{sc} < V_s$ となり、放電発光は開始しない。

【0010】一方、各データ電極 X_i にはそれぞれ、同一タイミングで周期的に維持パルス V_{sus} を印加する。これと共に各走査電極 Y_j にはそれぞれ、維持パルス V_{sus} と同期させて維持バイアスパルス V_k を印加し、これら V_{sus} 及び V_k により $V_2 = V_{sus} - V_k$ なる第2の駆動パルス V_2 を生成する。ここでは $V_s > (V_{sus} - V_k) \geq V_0$ である。

【0011】放電発光を開始させた後のセルA (i, j) においては、維持パルス V_{sus} 及びバイアスパルス V_k を印加し $V_2 = V_2 \geq V_0$ なる電圧差 V_2 を周期的に形成することにより、繰り返し放電を生じさせることができる従って放電を維持できる。放電発光を開始させたくないセルA (i, j) においては、維持パルス印加時の電圧差 $V_2 = V_2 < V_s$ であるので放電発光は開始しない。

【0012】放電発光を開始させたセルA (i, j) において所定時間例えば $T \times P$ (ただし、Pは任意の整数)だけ放電を維持した後、当該セルAの放電を消去する。荷電粒子等が消滅するまでの間継続して第2の駆動パルス V_2 を与えるのを停止することによって、従って荷電粒子等が消滅するまでの間継続して当該セルAの電圧差 V_2 を維持電圧 V_0 よりも小さくする($0 \leq V_2 <$

V_0 とする)ことによって、放電を消去する。例えば、放電を消去したいセルA (i, j) の走査信号線 Y_j に消去パルス V_e を印加することにより $0 \leq V_2 < V_0$ とし、或は、維持パルス V_{sus} 及び又はバイアスパルス V_k を印加するのを停止することにより $0 \leq V_2 < V_0$ とする。図8には、放電を停止させたいセルAに、消去パルス V_e を印加すると共にバイアスパルス V_k を印加するのを停止している例を示す。なおPは、例えば、画像の階調に応じて各走査信号線毎に適宜決定されるものである。

【0013】このように第一及び第二の駆動パルス V_1 及び V_2 を生成印加することにより、選択した所望のセルA (i, j) において放電発光を発生維持させることができる。しかも第1の駆動パルス V_1 を印加しないときはセルA (i, j) の電圧差 V_1 を放電開始電圧 V_s よりも小さく保つことにより、選択したセル以外のセルAすなわち非選択セルA (i, j) において放電発光を開始させないようにすることができる。

【0014】図9は、図8のメモリ駆動法を用いて駆動する場合のデータ信号駆動回路及び走査信号駆動回路の構成を概略的に示す機能ブロック図である。

【0015】同図に示すデータ信号線駆動回路13は、各データ信号線 X_i 毎に個別に設けた書き込みパルス発生部131、及びダイオード132、133と、各データ信号線 X_i に共通の維持パルス発生部134とを備える。データ信号線 X_i に、対応するダイオード132、及び133を並列接続する。そして各ダイオード132に、対応する書き込みパルス131を直列接続し、各ダイオード133を、並列に維持パルス発生部134に接続する。この結果、書き込みパルス発生部131からの書き込みパルス V_1 と維持パルス発生部134からの維持パルス V_{sus} とがダイオード132、及び133において重畳され、これら重畳されたパルスがデータ信号線 X_i に供給される。

【0016】また同図に示す走査信号線駆動回路15は、各走査信号線 Y_j 毎に個別に設けた走査パルス発生部151、維持バイアスパルス発生部151、及び消去パルス発生部151を備える。各走査信号線 Y_j にそれぞれ、対応する走査パルス発生部151、維持バイアスパルス発生部152、及び消去パルス発生部153を並列接続する。この結果、走査パルス発生部151からの走査パルス V_{sc} と維持バイアスパルス発生部152からの維持バイアスパルス V_k と消去パルス発生部153からの消去パルス V_e とが重畳されたパルスが、走査信号線 Y_j に印加される。

【0017】

【発明が解決しようとする課題】DC-PDPの寿命は、放電電流 I_1 の2乗もしくは3乗に反比例すると言われている。従って寿命を改善するには放電電流 I_1 、特に放電を開始させるときの放電電流 I_1 を低減すること

が重要となる。これは放電を維持するときよりも放電を開始させるときの放電電流 I_1 の方が大きいからである。そこで上述した従来のメモリ駆動においては、電流制限抵抗を設けることにより放電開始時の放電電流 I_1 を低減する試みが行なわれている。例えば、書き込みパルス発生部131₁とダイオード132₁とを電流制限抵抗を介して直列に接続する試みや、セルA（セルAはデータ信号線及び走査信号線とに挟まれる領域の放電ガスである）毎に個別に電流制限抵抗を設けこの抵抗を介してセルAとデータ信号線とを直列に接続する試みである。

【0018】しかしながらこのような試みにおいては、電流制限抵抗による抵抗成分及びデータ信号線 Y_1 による容量成分（例えば寄生容量や配線容量）の時定数の影響により、書き込みパルス V_1 の立ち上がりが緩やかになり易くなる。書き込みパルス V_1 の立ち上がりを急峻とするためには V_1 の波高値を大きくする必要があるが、波高値を大きくすると放電電流 I_1 が大きくなる。従って放電電流 I_1 を必ずしも効果的に低減できない。

【0019】この発明の目的は上述した従来の問題点を解決し、放電電流時に放電開始時の放電電流をより効果的に低減することのできる直流型気体放電発光装置の駆動方法を提供することにある。

【0020】

【課題を解決するための手段】この目的の達成を図るため、第一発明の直流放電型気体放電発光装置の駆動方法は、多数のデータ信号線と多数の走査信号線とこれら信号線の交点にそれぞれ構成される放電発光用セルとを具える直流型気体放電発光装置を駆動するに当り、放電発光用セルの放電発光を開始させるときは前記両信号線を介して当該セルに第1の駆動パルスを印加することにより放電発光を開始させ、放電発光用セルの放電発光を維持するときは前記両信号線を介して当該セルに第2の駆動パルスを印加することにより放電発光を維持し、放電発光用セルの放電発光を消去するときは当該セルに第2の駆動パルスの印加を停止することにより放電発光を消去する、直流型気体放電発光装置の駆動方法において、少なくとも第一の駆動パルスを、コンデンサ及び抵抗の並列回路を介して表示発光用セルに印加することを特徴とする。

【0021】また第二発明の直流放電型気体放電発光装置の駆動方法は、多数のデータ信号線と多数の走査信号線とこれら信号線の交点にそれぞれ構成される放電発光用セルとを具える直流型気体放電発光装置を駆動するに当り、放電発光用セルの放電発光を開始させるときは前記両信号線を介して当該セルに第1の駆動パルスを印加することにより放電発光を開始させ、放電発光用セルの放電発光を維持するときは前記両信号線を介して当該セルに第2の駆動パルスを印加することにより放電発光を維持し、放電発光用セルの放電発光を消去するときは当

該セルに第2の駆動パルスの印加を停止することにより放電発光を消去する、直流型気体放電発光装置の駆動方法において、少なくとも第一の駆動パルスを、定電圧ダイオード又はツェナーダイオードを介して放電発光用セルに印加することを特徴とする。

【0022】

【作用】第一発明によれば、少なくとも第一の駆動パルスを、コンデンサ及び抵抗の並列回路を介して表示発光用セルに印加するので、表示発光用セルに供給される第一の駆動パルスの立ち上がりを急峻にすることができる。しかも第一の駆動パルスを急峻に立ちあげた後にその波高値を低くすることができる。

【0023】また第二発明によれば、少なくとも第一の駆動パルスを、定電圧ダイオード又はツェナーダイオードを介して放電発光用セルに印加するので、表示発光用セルに供給される第一の駆動パルスの立ち上がりを急峻にすることができる。しかも第一の駆動パルスを急峻に立ちあげた後にその波高値を低くすることができる。

【0024】

【実施例】以下、図面を参照して発明の実施例について説明する。なお、図面は発明が理解できる程度に概略的に示してあるにすぎず、従って発明を図示例に限定するものではない。

【0025】図1は第一発明の実施例で用いるデータ信号駆動回路及び走査信号駆動回路の構成を概略的に示す機能ブロック図である。尚、従来の構成成分に対応する構成成分については同一の符号を付して示し、従来と同様の点についてはその詳細な説明を省略する。

【0026】同図に示すデータ信号駆動回路13は、各データ信号線 X_1 毎に個別に設けた書き込みパルス発生部131₁、ダイオード132₁、133₁、コンデンサ135₁及び抵抗136₁と、各データ信号線 X_1 に共通の維持パルス発生部134とを備える。各データ信号線 X_1 毎に個別に、コンデンサ135₁及び抵抗136₁の並列回路Hを形成し、この並列回路Hを介してダイオード132₁を対応する書き込みパルス131₁に直列接続する。書き込みパルス発生部131₁からの書き込みパルス V_1 を並列回路Hにより書き込みパルス V_{11} に変換する。そして変換した書き込みパルス V_{11} と維持パルス発生部134からの維持パルス V_{112} とをダイオード132₁及び133₁により重畳して、これら重畳されたパルスをデータ信号線 X_1 に供給する。

【0027】この実施例では、このように変換した書き込みパルス V_{11} を維持パルス V_{112} と重畳してデータ信号線 X_1 に印加するほかは、上述した図8の従来のメモリ駆動法と同様にして、メモリ駆動を行なう。

【0028】図2(A)は変換した書き込みパルス V_{11} の波形を概略的に示す図である。変換した書き込みパルス V_{11} は大きく分けて波高値 V_{111} の初期段階部分と波高値 V_{112} の後期段階部分とを有する。

【0029】書き込みパルス発生部131_iからの書き込みパルス V_{wi} を並列回路Hを介してデータ信号線 X_i に印加すると、まず並列回路Hのコンデンサ135_iを介してデータ信号線 X_i の容量成分 C_i に充電が行なわれる。この充電が成されている期間 t_1 において、並列回路Hの出力端に、急峻に立ち上がる書き込みパルス V_{wi} の初期段階部分が生ずる。充電が終了した後は書き込みパルス V_{wi} の印加が終了するまで並列回路Hの抵抗136_iを介してデータ信号線 X_i に電流が流れる。この抵抗136_iを介して電流が流れる期間 t_2 において、並列回路Hの出力端に、書き込みパルス V_{wi} の後期段階部分が生ずる。

【0030】急峻に立ち上がる部分の波高値 V_{wi1} は主としてコンデンサ135_iの容量 C とデータ信号線 X_i の容量成分 C_i の大きさの比 C/C_i によって決定される。比 C/C_i を大きくするにしたがって、波高値 V_{wi1} は、変換前の書き込みパルス V_{wi} の波高値 V_{wi} に漸近する。従って比 C/C_i を大きくし及び又は変換前の書き込みパルス V_{wi} の波高値 V_{wi} を大きくすることによって、急峻に立ち上がる部分の波高値 V_{wi1} を大きくすることができる。比 C/C_i は例えば10~20程度とするのが好ましい。波高値 V_{wi2} は主として抵抗136_iの抵抗値 R によって決定され、抵抗値 R を大きくすることによって波高値 V_{wi2} を小さくすることができる。

【0031】図2(B)に、変換した書き込みパルス V_{wi} と走査パルス V_{sc} とにより生成される第1の駆動パルス V_1 の波形を概略的に示す。この実施例で生成される第1の駆動パルス V_1 は大きく分けて波高値 $(V_{wi1} - V_{sc})$ の初期段階部分と波高値 $(V_{wi2} - V_{sc})$ の後期段階部分とを有する。初期段階部分の波高値 $(V_{wi1} - V_{sc})$ を $(V_{wi1} - V_{sc}) \geq V_s$ とする。かつこれと共に、後期段階部分の波高値 $(V_{wi2} - V_{sc})$ を $V_s > (V_{wi2} - V_{sc}) \geq V_0$ とし、或は、これら第1の駆動パルスの波高値の差 $\{(V_{wi1} - V_{sc}) - (V_{wi2} - V_{sc})\}$ を、 $(V_s - V_0) \geq \{(V_{wi1} - V_{sc}) - (V_{wi2} - V_{sc})\} > 0$ とする。

【0032】従って V_{wi1} を大きくすることにより、第1の駆動パルス V_1 の初期段階部分を急峻に立ち上げると共にこの急峻な初期段階部分で放電発光を開始させることができる。しかも V_{wi2} を小さくすることにより第1の駆動パルス V_1 の後期段階部分の波高値を速やかに低くすることができるので、放電発光開始時の放電電流 I_1 を低減できる。

【0033】図3は第二発明の実施例で用いるデータ信号駆動回路及び走査信号駆動回路の構成を概略的に示す機能ブロック図である。尚、従来の構成成分に対応する構成成分については同一の符号を付して示し、従来と同様の点についてはその詳細な説明を省略する。

【0034】同図に示すデータ信号駆動回路13は、各データ信号線 X_i 毎に個別に設けた書き込みパルス発生

部131_i、ダイオード132_i、133_i及び定電圧ダイオード(或はツェナーダイオード)137_iと、各データ信号線 X_i に共通の維持パルス発生部134とを備える。各データ信号線 X_i をそれぞれ、定電圧ダイオード137_iを介して書き込みパルス発生部131_iに直列接続する。書き込みパルス発生部131_iからの書き込みパルス V_{wi} を定電圧ダイオード137_iにより書き込みパルス V_{w2} に変換する。そして変換した書き込みパルス V_{w2} と維持パルス発生部134からの維持パルス V_{sus} とをダイオード132_i及び133_iにより重畳して、これら重畳されたパルスをデータ信号線 X_i に供給する。

【0035】この実施例では、このように変換した書き込みパルス V_{w2} を維持パルス V_{sus} と重畳してデータ信号線 X_i に印加するほかは、上述した図8の従来のメモリ駆動法と同様にして、メモリ駆動を行なう。

【0036】図4(A)は変換した書き込みパルス V_{w2} の波形を概略的に示す図である。変換した書き込みパルス V_{w2} は大きく分けて波高値 V_{w21} の初期段階部分と波高値 V_{w22} の後期段階部分とを有する。

【0037】書き込みパルス発生部131_iからの変換前の書き込みパルス V_{wi} を、定電圧ダイオード137_iを介してデータ信号線 X_i に印加すると、定電圧ダイオード137_iを介してデータ信号線 X_i に電流が流れ始める。定電圧ダイオード137_iに電流が流れ始める初期段階 t_3 においては、定電圧ダイオード137_iの内部抵抗は非常に小さい。このとき定電圧ダイオード137_iの出力端に、変換後の書き込みパルス V_{w2} の初期段階部分が急峻に立ち上がる状態で生じる。そして定電圧ダイオード137_iを流れる電流が大きくなる後期段階 t_4 においては、定電圧ダイオード137_iの内部抵抗増加による電圧降下 V_0 が生じる。このとき定電圧ダイオード137_iの出力端に、変換後の書き込みパルス V_{w2} の後期段階部分が生じる。この後期段階部分の波高値 V_{w22} は $V_{w21} - V_0$ に等しい。

【0038】変換前の書き込みパルス V_{wi} の波高値 V_{wi} を大きくすることにより立ち上がり部分の波高値 V_{w21} を大きくすることができる。しかも定電圧ダイオード137_iの作成条件を任意好適に調整することにより、電圧降下 V_0 を大きくすることができ、従って後期段階部分の波高値 V_{w22} を小さくすることができる。

【0039】図4(B)に、変換した書き込みパルス V_{w2} と走査パルス V_{sc} とにより生成される第1の駆動パルス V_1 の波形を概略的に示す。この実施例で生成される第1の駆動パルス V_1 は大きく分けて波高値 $(V_{w21} - V_{sc})$ の初期段階部分と波高値 $(V_{w22} - V_{sc})$ の後期段階部分とを有する。初期段階部分の波高値 $(V_{w21} - V_{sc})$ を $(V_{w21} - V_{sc}) \geq V_s$ とする。かつこれと共に、後期段階部分の波高値 $(V_{w22} - V_{sc})$ を $V_s > (V_{w22} - V_{sc}) \geq V_0$ とし、或は、これら第1の駆動

9

パルスの波高値の差 $\{ (V_{V21} - V_{Sc}) - (V_{V22} - V_{Sc}) \}$ を、 $(V_s - V_0) \geq \{ (V_{V21} - V_{Sc}) - (V_{V22} - V_{Sc}) \} > 0$ とする。

【0040】従って V_{V21} を大きくすることにより、第1の駆動パルス V_1 の初期段階部分を急峻に立ち上げると共にこの急峻な初期段階部分で放電発光を開始させることができる。しかも V_{V22} を小さくすることにより第1の駆動パルス V_1 の後期段階部分の波高値を速やかに低くすることができるので、放電発光開始時の放電電流 I_1 を低減できる。

【0041】発明は上述した実施例にのみ限定されるものではなく、種々の変更を行なうことができる。例えば第一及び第二発明の駆動方法により駆動する直流型気体放電発光装置を、各放電セル毎に電流制限抵抗を設けた構造のものとしても良い（例えば文献2のp50参照）。

【0042】

【発明の効果】上述した説明からも明らかなように、第一及び第二発明の直流型気体放電発光装置の駆動方法によれば、表示発光用セルに供給される第一の駆動パルスの立ち上がりを急峻にしこの立ち上がり部分の波高値を大きくすることができる。従って第一の駆動パルスの立ち上がり部分で放電発光を開始させることができる。しかも第一の駆動パルスを急峻に立ち上げた後に第一の駆動パルスの波高値を速やかに低くすることができるので、放電発光開始時の放電電流を低減できる。

【図面の簡単な説明】

【図1】第一発明の実施例の駆動方法で用いるデータ信号駆動回路及び走査信号駆動回路の構成を概略的に示す機能ブロック図である。

10

【図2】(A) 及び (B) は第一発明の実施例において、変換した書き込みパルス及び生成される第1の駆動パルスの波形を概略的に示す図である。

【図3】第二発明の実施例の駆動方法で用いるデータ信号駆動回路及び走査信号駆動回路の構成を概略的に示す機能ブロック図である。

【図4】(A) 及び (B) は第二発明の実施例において、変換した書き込みパルス及び生成される第1の駆動パルスの波形を概略的に示す図である。

【図5】直流型気体放電発光装置の構成説明に供する図である。

【図6】ガス放電のヒステリシス特性の説明に供する図である。

【図7】メモリ駆動法の原理的説明に供する図である。

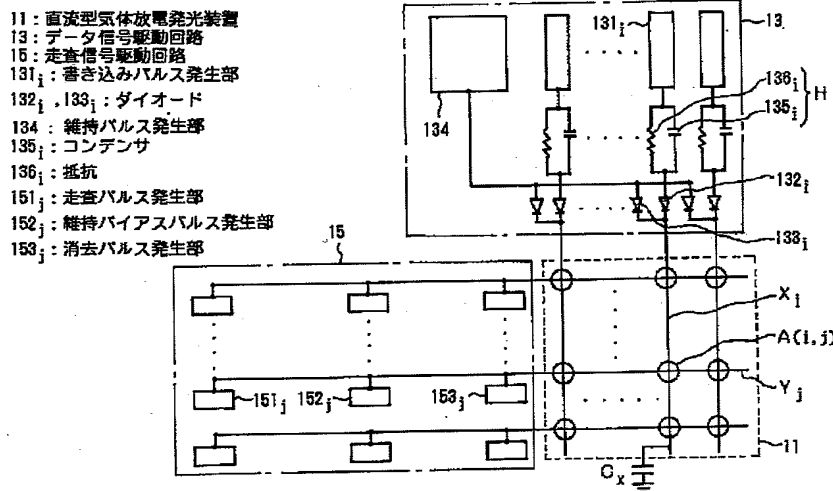
【図8】従来のメモリ駆動法の実例の説明に供するタイムチャートである。

【図9】従来のメモリ駆動法の実例の説明に供する機能ブロック図である。

【符号の説明】

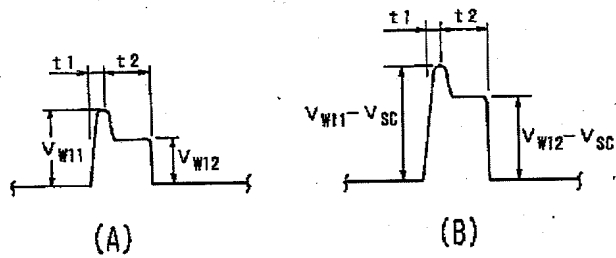
- 11：発光装置
- 13：データ信号駆動回路
- 15：走査信号駆動回路
- 131_i：書き込みパルス発生部
- 132_i、133_i：ダイオード
- 134：維持パルス発生部
- 135_i：コンデンサ
- 136_i：抵抗
- 137_i：定電圧ダイオード又はツェナーダイオード
- 151_j：走査パルス発生部
- 152_j：維持バイアスパルス発生部
- 153_j：消去パルス発生部

【図1】



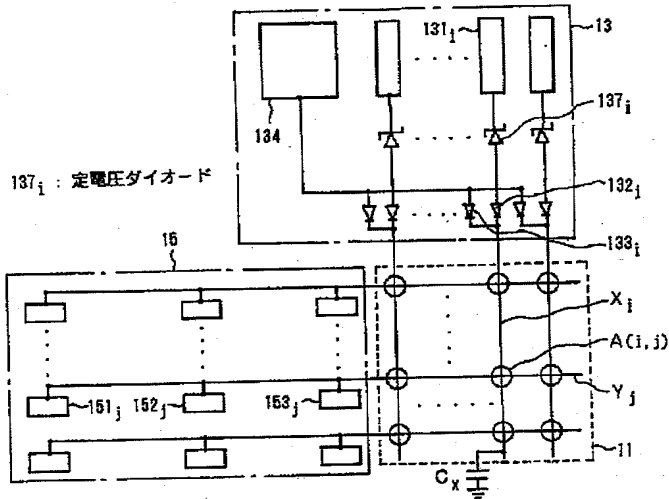
実施例の説明に供する機能ブロック図

【図2】



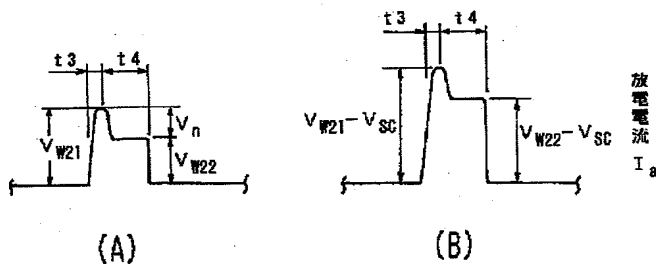
変換した書き込みパルスおよび第1の駆動パルス

【図3】



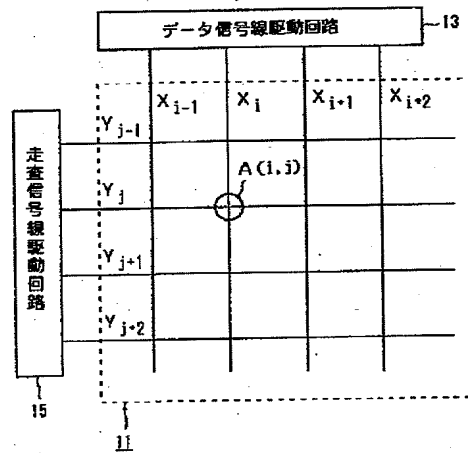
実施例の説明に供する機能ブロック図

【図4】



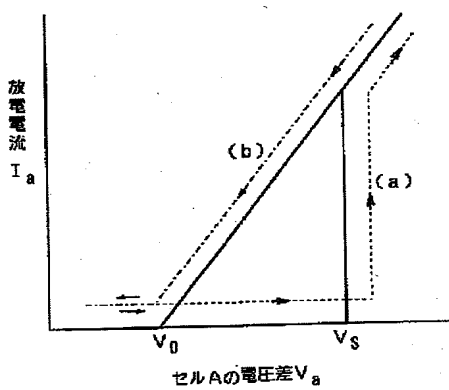
変換した駆動パルスの波形および第1の駆動パルス

【図5】



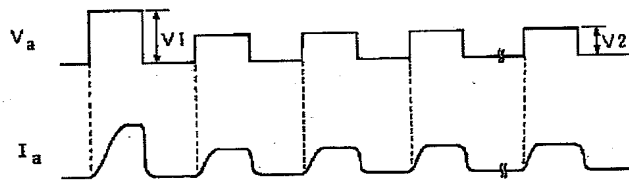
直流型気体放電発光装置の構成説明に供する図

【図6】



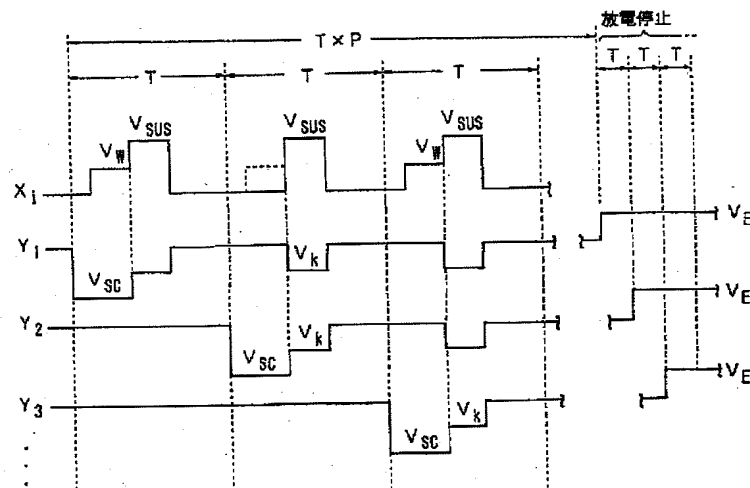
ガス放電のヒステリシス特性の説明図

【図7】



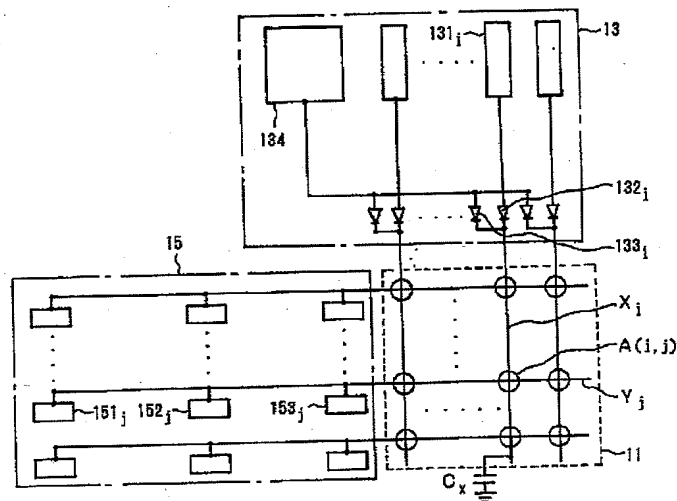
メモリ駆動法の原理的説明図

【図8】



従来の駆動方法の説明に供するタイムチャート

【図9】



従来の駆動方法の説明に供する機能ブロック図

フロントページの続き

(72)発明者 小林 芳彦

東京都港区虎ノ門1丁目7番12号 沖電気

工業株式会社内